

**(54) CRITICAL TEMPERATURE RESISTOR AND ITS MANUFACTURE**

(11) 4-320301 (A) (43) 11.11.1992 (19) JP

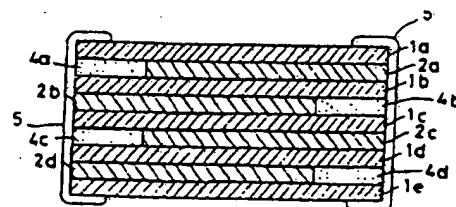
(21) Appl. No. 3-88345 (22) 19.4.1991

(31) MURATA MFG CO LTD (72) HIROBUMI SUNAHARA(3)

(51) Int. Cl.<sup>5</sup> H01C7/04, H01C17/06

- **PURPOSE:** To enable an allowable current value to be increased and a degree of selection of a resistance value to be increased by laminating a plurality of semiconductor ceramic plates with thermistor characteristics.

**CONSTITUTION:** Internal electrode layers 2a-2d and insulation resistance layers 4a-4d are included between layers of a plurality of semiconductor ceramic plates 1a-1e with critical temperature resistor characteristics, thus enabling external electrodes 5, 5 to be formed at both edges of a lamination body.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-320301

(43) 公開日 平成4年(1992)11月11日

(51) Int.Cl.<sup>5</sup>H 0 1 C 7/04  
17/08

識別記号

庁内整理番号

F I

技術表示箇所

2117-5E

P 9058-5E

審査請求 未請求 請求項の数2(全4頁)

(21) 出願番号 特願平3-88345

(22) 出願日 平成3年(1991)4月19日

(71) 出願人 000006231

株式会社村田製作所

京都府長岡京市天神二丁目26番10号

(72) 発明者 砂原 博文

京都府長岡京市天神二丁目26番10号 株式  
会社村田製作所内

(72) 発明者 島原 豊

京都府長岡京市天神二丁目26番10号 株式  
会社村田製作所内

(72) 発明者 米田 康信

京都府長岡京市天神二丁目26番10号 株式  
会社村田製作所内

(74) 代理人 井理士 小森 久夫

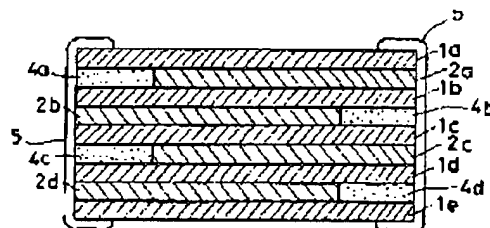
最終頁に続く

(54) 【発明の名称】 急変サーミスタおよびその製造方法

(57) 【要約】

【目的】 それぞれサーミスタ特性を有する複数の半導体セラミック板を積層することによって許容電流値を高め、抵抗値の選択自由度を高める。

【構成】 それぞれ急変サーミスタ特性を有する複数の半導体セラミック板1a~1eの各層間に内部電極層2a~2dおよび絶縁性樹脂層4a~4dを介在させ、積層体の両端部に外部電極5、5を形成する。



(2)

特開平4-320301

1

## 【特許請求の範囲】

【請求項1】 急変サーミスタ特性を有する複数の半導体セラミック板の積層体からなり、複数の半導体セラミック板間の電気的接続部に内部電極層を、電気的絶縁部に絶縁性樹脂層をそれぞれ形成し、積層体の端面に上記内部電極層を共通接続する外部電極を形成したことを特徴とする急変サーミスタ。

【請求項2】 急変サーミスタ特性を有する複数の半導体セラミック板を内部電極層を介して積層し、内部電極層形成領域外に空隙層を形成し、この空隙層に絶縁性樹脂を注入し、硬化させた後、積層体の端面に上記内部電極層を共通接続する外部電極を形成する急変サーミスタの製造方法。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は、ある温度で急激に電気抵抗が変化する急変サーミスタおよびその製造方法に関する。

【0002】

【従来の技術】 急変サーミスタ（CTR）は、ある温度域で温度上昇に伴って電気抵抗が急激に低下する半導体素子である。現在実用化されている急変サーミスタはV<sub>2</sub>O<sub>5</sub>を基本組成としており、V<sub>2</sub>O<sub>5</sub>の結晶構造が70℃付近で半導体→金属の転移を利用したものである。

【0003】 通常、急変サーミスタはV<sub>2</sub>O<sub>5</sub>にB、Si、P、Mg、Ca、Sr、Ba、La、Pbなどの酸化物の1～2種を混合し、還元性雰囲気中で800～900℃で熱処理してから粉碎し、ビード形に形成した後、1000℃の還元性雰囲気中で焼成し、その後急冷することにより製造されている。

【0004】

【発明が解決しようとする課題】 従来の急変サーミスタは、その急変抵抗特性が製造工程に大きく依存しており、良好な急変特性を得るためにはきめ細かな製造条件を設定する必要があった。

【0005】 特に急冷工程は、還元性雰囲気処理工程と同様に最も急変特性に影響を与える工程であり、良好な特性を得るためには900℃以上で急冷処理しなければならない。このため、均質に冷却しにくいディスク型など大型の急変サーミスタでは良好な急変特性を得るのが困難であり、ビード型や薄膜型などの小型の素子が主流となっている。しかしこのような小型の素子では許容電流値が数十mA以下と限られており、さらに使用域における抵抗値の選択自由度も低い。このため、例えば突入電流抑制素子用途など幅広い需要に添えていくことができなかった。

【0006】 この発明の目的は、許容電流値が高く、しかも抵抗値の選択自由度の高い急変サーミスタおよびその製造方法を提供することにある。

【0007】

2

【課題を解決するための手段】 許容電流値を高めるためには素子全体を大型化してしかも急冷処理を確実に行わなければならない。発明者等は薄膜セラミック板を急冷処理してそれぞれ急変サーミスタ特性を有する複数の半導体セラミック板を構成し、これらを積層化することによって上記欠点のない急変サーミスタが得られることを見出した。

【0008】 この発明の急変サーミスタは、急変サーミスタ特性を有する複数の半導体セラミック板の積層体からなり、複数の半導体セラミック板間の電気的接続部に内部電極層を、電気的絶縁部に絶縁性樹脂層をそれぞれ形成し、積層体の端面に上記内部電極層を共通接続する外部電極を形成したことを特徴とする。

【0009】 また、この発明の急変サーミスタの製造方法は、急変サーミスタ特性を有する複数の半導体セラミック板を内部電極層を介して積層し、内部電極層形成領域外に空隙層を形成し、この空隙層に絶縁性樹脂を注入し、硬化させた後、積層体の端面に上記内部電極層を共通接続する外部電極を形成することを特徴とする。

【0010】

【作用】 この発明の急変サーミスタは、急変サーミスタ特性を有する複数の半導体セラミック板の積層体からなり、複数の半導体セラミック板間の電気的接続部に内部電極層、電気的絶縁部に絶縁性樹脂層がそれぞれ形成され、積層体の端面に内部電極層を共通接続する外部電極が形成されている。この構造により、急変サーミスタ特性を有する複数の半導体セラミック板が内部電極および樹脂層を介して積層一体化されるとともに、内部電極および外部電極を介して電気的に接続される。このように急変サーミスタ特性を有する複数の半導体セラミック板を積層したことにより、全体の容量が大きくなり許容電流値が高まる。また、半導体セラミック板の厚さやその積層枚数などによって広範囲にわたって所望の抵抗値が得られる。

【0011】 また、この発明の急変サーミスタの製造方法では、急変サーミスタ特性を有する複数の半導体セラミック板が内部電極層を介して積層され、内部電極形成領域外に空隙層が形成された後、その空隙層に絶縁性樹脂が注入される。そして、積層体の端面に内部電極を共通接続する外部電極が形成される。このことによりそれぞれ急変サーミスタ特性を有する複数の半導体セラミック板間に内部電極層と絶縁性樹脂層とが介在した急変サーミスタが得られる。

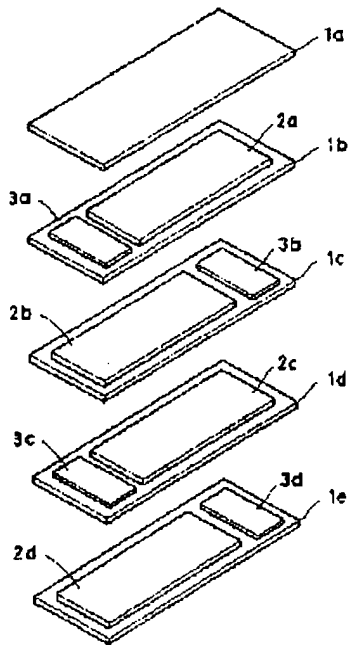
【0012】 なお、内部電極形成領域外に予め例えばカーボンペーストなどのように焼付けによって消失する材料を導電ペーストとともに形成することによって、半導体セラミック板の積層焼付け時に内部電極形成領域外に空隙層を形成することができる。また、その空隙層に対して真空脱気および加圧含浸によって絶縁性樹脂を注入することができる。



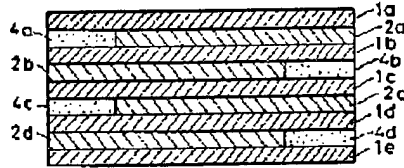
(4)

特開平4-320301

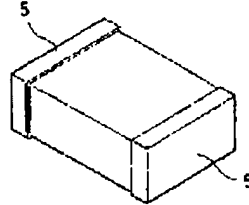
【図1】



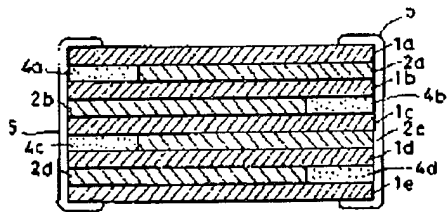
【図4】



【図6】



【図5】



フロントページの続き

(72)発明者 坂部 行雄  
京都府長岡京市天神二丁目26番10号 株式  
会社村田製作所内